

揭阳职业技术学院教学日历

二〇二五 ~二〇二六 学年第 2 学期

授课计划时数:	54	学 时
授 课 周 数:	18	学时
每周教学时数:	3	学时

专业 电子信息工程技术 班别 电子 241、242

任课教师 陈彦彬

课程名称 可编程逻辑器件应用

教材名称 勇敢的芯伴你玩转 Altera FPGA

系主任（签名） _____

二〇二六 年 三 月 六 日 填

周次	日期	时数	教学方式	教学内容	备注
2	3月9日至 3月15日	3	一体化教学	第一章 认识数字系统设计开发环境 任务一 基于原理图实现的基本门电路设计 1.1 Quartus II 集成开发环境	
3	3月16日至 3月22日	3	一体化教学	任务二 基于原理图实现的2选1数据选择器设计 1.2 可编程逻辑器件 1.3 EDA技术 第二章 Verilog 设计基础 任务3 基于HDL实现的基本门电路设计 2.1 什么是HDL 任务4 基于HDL实现的2选1数据选择器设计 2.2 数据类型及常量变量	
4	3月23日至 3月29日	3	一体化教学	2.3 连续赋值语句及“?:”语句 2.4 运算符和表达式 任务5 2位二进制数据比较器设计 2.5 条件语句 2.6 循环语句 任务6 4选1数据选择器设计 2.7 Verilog HDL 模块调用	
5	3月30日至 4月5日	3	一体化教学	第三章 组合逻辑电路设计 任务7 三人表决器设计 3.1 组合逻辑电路设计基础 3.2 理解Verilog的并行语句 任务8 一位加法器设计 3.3 运算部件及其设计方法 任务9 3-8译码器的设计 3.4 Verilog语言的过程及用法	
6	4月6日至 4月12日	3	一体化教学	任务10 基于三态门的双向端口设计 3.5 三态门的原理及其应用 任务11 七段LED数码管显示电路设计 3.6 LED数码管显示电路及其设计方法	
7	4月13日至 4月19日	3	一体化教学	第四章 时序逻辑电路设计 任务12 上升沿检测电路设计 4.1 时序逻辑电路基本概念	
8	4月20日至 4月26日	3	一体化教学	任务13 带异步复位/同步置位端的D触发器设计 4.2 D触发器及其设计方法	
9	4月27日至 5月3日	3	一体化教学	任务14 计数器设计 4.3 计数器及其设计方法	
10	5月4日至 5月10日	3	一体化教学	任务15 分频器设计 4.4 分频器及其设计方法	

			学		
11	5月11日至 5月17日	3	一体化教学	任务16 流水灯设计 4.5 数据寄存器及其设计方法	
12	5月18日至 5月24日	3	一体化教学	任务17 采用状态机实现序列检测器设计 4.6 状态机及其设计方法	
13	5月25日至 5月31日	3	一体化教学	第五章 数字系统的验证 任务18 跑表的设计及验证 5.1 Modelsim 仿真工具 5.2 使用 Modelsim 进行功能仿真	
14	6月1日至 6月7日	3	一体化教学	5.3 Testbench 设计方法 5.4 常用的 Verilog 测试语句	
15	5月8日至 6月14日	3	一体化教学	第六章 数字系统设计实践 任务19 简易数字钟设计	课程设计， 学生在5个 课题中自由 选择，完成 整个产品开 发流程
16	6月15日至 6月21日	3	一体化教学	任务20 可编程多彩霓虹灯设计 任务21 多功能数字钟设计	
17	6月22日至 6月28日	3	一体化教学	任务22 交通灯控制器设计	
18	6月29日至 7月8日	3	一体化教学	任务23 多功能密码锁设计	

说明：此表一式四份，由任课教师填写，于开学前一周内交系办公室，由系主任审核。一份由教师保存；一份由教师所在系办公室和学生所在系办公室作为“教师业务档案”保存；一份送教务处备案。